



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08248929 A**(43) Date of publication of application: **27.09.96**

(51) Int. Cl.

G09G 3/36
G02F 1/133
H04N 5/66

(21) Application number: **08022557**(22) Date of filing: **08.02.96**(71) Applicant: **SANYO ELECTRIC CO LTD**

(72) Inventor: **TANIOKA ATSUYOSHI**
TAKESADA HAJIME

(54) **LIQUID CRYSTAL DISPLAY DEVICE**

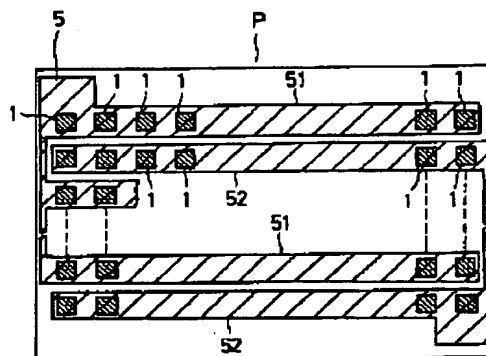
(57) Abstract:

PURPOSE: To provide an active matrix type liquid crystal display device arranged with plural display pixels in a matrix, capable of inverting the polarity of a video signal to be impressed for every one or plural display pixels adjacent to at least the same column, capable of compensating flickers of the whole of a screen, capable of performing the luminance adjustment of the video signal extremely simply and capable of reducing the power consumption of a power source voltage.

CONSTITUTION: In the active matrix type liquid crystal display device constituted by interposing liquid crystal material between a first substrate on which plural display pixels are arranged in the matrix and a second substrate opposed to the first substrate and provided with counter electrodes, the second substrate is constituted by dividing counter electrodes into proper number of columns in a comb teeth shape so as to exist along the row arrangement direction of display pixel electrodes 1, 1,... and the polarities of the video signal to be impressed on respective display pixel electrodes 1, 1,... are inverted with respect to divided counter electrodes 51, 52 in a prescribed period and also voltages of respective impression DC voltages independent between respective divided counter

electrodes 51, 52 are changed over in a prescribed period and between a first value and a second value being the extent within the fluctuation of the video signal prior to the inversion.

COPYRIGHT: (C)1996,JPO



THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 8 - 2 4 8 9 2 9

(43) 公開日 平成 8 年 (1 9 9 6) 9 月 2 7 日

| (51) Int. Cl. ⁶ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|----------------------------|------|--------|------------|--------|
| G09G 3/36 | | | G09G 3/36 | |
| G02F 1/133 | 550 | | G02F 1/133 | 550 |
| H04N 5/66 | 102 | | H04N 5/66 | 102 B |

審査請求 有 発明の数 1 O L (全 8 頁)

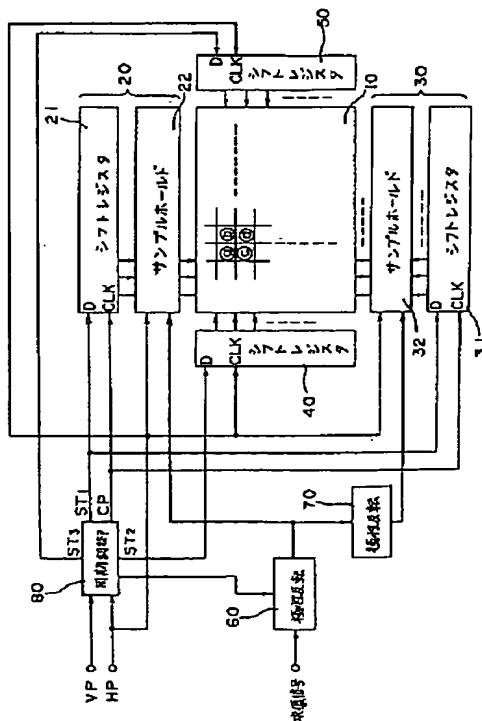
| | | | |
|-----------|----------------------------------|----------|-----------------------------------|
| (21) 出願番号 | 特願平 8 - 2 2 5 5 7 | (71) 出願人 | 0 0 0 0 1 8 8 9 |
| | 実願昭 6 1 - 1 7 7 7 0 2 の変更 | | 三洋電機株式会社 |
| (22) 出願日 | 昭和 6 1 年 (1 9 8 6) 1 1 月 1 9 日 | | 大阪府守口市京阪本通 2 丁目 5 番 5 号 |
| | | (72) 発明者 | 谷岡 篤善 |
| | | | 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社内 |
| | | (72) 発明者 | 武貞 肇 |
| | | | 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社内 |
| | | (74) 代理人 | 弁理士 岡田 敬 |

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 少なくとも同一列内に隣接する 1 個若しくは複数の表示画素毎に、印加すべき映像信号の極性を反転せしめる事ができ、画面全体のフリッカを補償することができ、映像信号の輝度調整が極めて簡単に行え、電源電圧の低消費電力化が図れる複数の表示画素が行列配置されたアクティブマトリクス型の液晶表示装置を提供することを目的とする。

【解決手段】 複数の表示画素電極が行列配置された第 1 の基板とこれに対向する対向電極を備えた第 2 の基板との間に液晶物質を介在してなるアクティブマトリクス型の液晶表示装置に於いて、上記対向電極を上記表示画素電極の行配置方向に延在するように櫛歯状に適数行に分割してなり、各表示画素電極に印加する映像信号の極性を所定周期で分割対向電極に対して反転させると共に各分割対向電極間で独立した夫々の印加直流電圧の電圧値を所定周期でかつ反転前の映像信号の変動範囲程度の第 1 の値と第 2 の値との間で切り換える。



【特許請求の範囲】

【請求項 1】 複数の表示画素電極が行列配置された第 1 の基板とこれに対向する対向電極を備えた第 2 の基板との間に液晶物質を介在してなるアクティブマトリクス型の液晶表示装置に於いて、上記対向電極を上記表示画素電極の行配置方向に延在するように櫛歯状に適数行に分割してなり、各表示画素電極に印加する映像信号の極性を所定周期で分割対向電極に対して反転させると共に各分割対向電極間で独立した夫々の印加直流電圧の電圧値を所定周期でかつ反転前の映像信号の変動範囲程度の第 1 の値と第 2 の値との間で切り換え設定する事の特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はアクティブマトリクス型の液晶表示装置に関する。

【0002】

【従来の技術】 近年液晶マトリクスパネルを使用したポータブルタイプの液晶テレビの開発が盛んに行なわれており、例えば雑誌「日経エレクトロニクス No. 351」（昭和 59 年 9 月 10 日発行）の第 211～第 240 頁等にその詳細が紹介されている。

【0003】 上記液晶テレビにおける TFT（薄膜トランジスタ）を用いたアクティブマトリクスパネルの電極回路図の一例を図 8 に示す。図 8 において (1)(1)…は第 1 の基板上に形成されたセグメント電極、(2)(2)…はこれら各セグメント電極 (1)(1)…に対応して第 1 基板上に形成された TFT（薄膜トランジスタ）であり、この TFT (2)(2) のソースが対応する前記セグメント電極 (1)(1)…に接続されている。(3)(3)…は列方向の前記セグメント電極 (1)(1)…に対応する TFT (2)(2)…列毎にそのドレインに接続されたドレインライン、(4)(4)…は行方向の前記セグメント電極 (1)(1)…に対応する TFT (2)(2)…行毎にそのゲートに接続されたゲートラインである。

【0004】 一方、(5) は前記各セグメント電極 (1)(1)…、TFT (2)(2)…、ドレインライン (3)(3)…、ゲートライン (4)(4)…が形成された第 1 基板に対向する第 2 基板上に形成された共通電極（対向電極）であり、前記第 1、第 2 基板間に液晶が充填されている。また、行数すなわち、前記ゲートライン (4)(4)…の数は 240 本であり、NTSC 方式の 1 フィールド走査線数 262.5 本のうち有効走査線数に略相当する。

【0005】 よって、駆動時には奇数フィールドおよび偶数フィールド時夫々、250 本全部を使用し、同一素子は 1/60 秒後に再び駆動される。そして、前記アクティブマトリクスパネルのドレインライン (3)(3)…に映像信号が印加されるのであるが、通常、液晶を駆動する場合、その耐久性等を考慮して交流駆動、すなわち所定周期で信号の極性を反転させることが好ましく、前記

映像信号は例えば図 10 の如くなる。

【0006】 すなわち、奇数フィールドの n 番目を O_n 、偶数フィールドの n 番目を E_n とすると、奇数フィールド (O_1) (O_2) は正極性、偶数フィールド (E_1) (E_2) は負極性となるが如く、フィールド毎に極性を反転せしめている。よって同一素子が同一極性で駆動される周期は 1/30 秒すなわち 1 フレーム周期となる。このため、極性反転による画面上のフリッカ（チラつき）がほとんど目につかない。

【0007】 しかしながら上述の従来例では、行数が 240 本であり、画素数が少なく比較的解像度の低い画面となる欠点を有していた。このため、上記行数を 480 本として、画素数を多くし、画質向上を計る方法が提案されている。図 11 に第 2 の従来例におけるアクティブマトリクスパネルの電極回路図を示し、図 9 と同一部分には同一図番を付し説明を省略する。

【0008】 図 11 においてゲートライン (41) (42) …は 480 本あり夫々、各行毎に左右に引出されており、ゲートライン (41) …には奇数フィールド時、ゲート信号が印加され、ゲートライン (42) …には偶数フィールド時にゲート信号が印加される。そして、上記アクティブマトリクスパネルのドレインライン (3) (3) …に印加される映像信号は図 12 に示す如く、2 フィールド毎に極性が反転され、同一素子が同一極性で駆動される周期は 1/15 秒すなわち 2 フレーム周期となってしまう。

【0009】 このため、極性反転による画面上のフリッカが低周波となり、非常に目立つという欠点があった。尚、上記フリッカは LCD パネル (10) を正面から見た場合は、図 13 (イ) に示す 2 フレーム周期の駆動波形に対して図 13 (ロ) に示す如く 1 フレーム周期で発生するが、LCD パネル (10) を斜めから見た場合、例えば正面から 10° ずれた場合、図 13 (ハ) に示す如く輝度が低下し、フリッカの周期も 2 フレーム周期となり、更にフリッカが目立つことになる。

【0010】

【発明が解決しようとする課題】 本発明は上述の従来例の欠点を除去する点に鑑み成されたものであり、カラーマトリクス表示装置の行数を例えば 240 本から 480 本に増やして画素数を多くし、解像度向上を計った場合でも、液晶の交流駆動による画面上のフリッカを目立たなくすることを目的とする。

【0011】

【課題を解決するための手段】 本発明の液晶表示装置は、複数の表示画素電極が行列配置された第 1 の基板とこれに対向する対向電極を備えた第 2 の基板との間に液晶物質を介在してなるアクティブマトリクス型の液晶表示装置に於いて、上記対向電極を上記表示画素電極の行配置方向に延在するように櫛歯状に適数行に分割してなり、各表示画素電極に印加する映像信号の極性を所定周

10

20

30

40

50

期で分割対向電極に対して反転させると共に各分割対向電極間で独立した夫々の印加直流電圧の電圧値を所定周期でかつ反転前の映像信号の変動範囲程度の第 1 の値と第 2 の値との間で切り換え設定する事を特徴とするものである。

【 0 0 1 2 】 (作用) 本発明は、少なくとも同一列内に (垂直方向に) 隣接する 1 個若しくは複数の表示画素毎に、印加すべき映像信号の極性を反転せしめるようにでき、上述の手段により画面全体のフリッカは視覚的に補償される。また、本発明は、1 水平走査期間若しくは複数の水平走査期間毎に映像信号の極性を反転せしめるようにしたもので、上述の手段により画面上の各部の輝度が均一となり、また横縞等を防止することができる。

【 0 0 1 3 】 さらに、本発明は複数の表示素子が行列配置された液晶パネルと、この液晶パネルに印加される映像信号の極性をフィールド毎に反転する極性反転回路と、前記液晶パネルの対向電極にフィールド毎に選択された第 1 或いは第 2 直流電圧を供給する回路と前記映像信号の輝度レベルを調整すべく前記第 1 及び第 2 直流電圧を同時に互いに逆方向に変化させる輝度レベル調整回路とからなる液晶表示装置を実現できる。

【 0 0 1 4 】

【 発明の実施の形態 】 まず図 1 及び図 2 に本願装置に採用する駆動方式の第 1 実施例を示す。図 1 は本実施例回路のブロック図であり、大別すると LCD パネル 1 0、第 1、第 2 列駆動部 2 0、3 0、第 1、第 2 行駆動部 4 0、5 0、第 1、第 2 極性反転回路 6 0、7 0、同期制御回路 8 0 により構成される。

【 0 0 1 5 】 LCD パネル 1 0 は行数 4 8 0 本のアクティブマトリクスパネルにモザイク状のカラーフィルタを対向せしめたものであり、左上から水平方向に順次 G、R、B・・・の如くカラー単位表示素子が揃列している。第 1、第 2 列駆動部 2 0、3 0 は同期制御回路 8 0 より発生するクロックパルス (C P) 及び第 1 スタートパルス (S T 1) が夫々与えられる第 1 及び第 2 シフトレジスタ 2 1、3 1 及びこのシフトレジスタの各桁の出力パルスがサンプリングパルスとして与えられ、第 1 若しくは第 2 極性反転回路 6 0、7 0 の映像信号出力をサンプリングすると共に水平同期パルス (H P) により 1 水平走査期間ホールドする第 1 及び第 2 サンプルホールド回路 2 2、3 2 とで構成され、第 1 サンプルホールド回路出力により奇数列の画素が、第 2 サンプルホールド回路出力により偶数列の画素が駆動される。

【 0 0 1 6 】 第 1 行駆動部 4 0 は前記同期制御回路 8 0 より奇数フィールド開始時に発生する第 2 スタートパルス (S T 2) をデータ入力とし、水平同期パルス (H P) をクロック入力とするシフトレジスタで構成され、その各桁出力が奇数業の各ゲートラインを駆動する。また、第 2 行駆動部 5 0 は偶数フィールド開始時に発生する第 3 スタートパルス (S T 3) をデータ入力とし水平

同期パルス (H P) をクロック入力とするシフトレジスタで構成され、その各桁出力が偶数行の各ゲートラインを駆動する。

【 0 0 1 7 】 第 1 極性反転回路 6 0 は同期制御回路 8 0 からの制御信号により映像信号を 1 フレーム毎に極性反転せしめ、第 1 サンプルホールド回路 2 2 へ供給する。また、前記第 1 極性反転回路 6 0 出力は更に第 2 極性反転回路 7 0 により全ての期間反転され、この反転出力が第 2 サンプルホールド回路 3 2 へ供給される。よって、LCD パネル 1 0 上の水平方向に隣接する画素に印加される信号は互いに逆極性となっている。

【 0 0 1 8 】 更に、同期制御回路 8 0 は PLL 回路を内蔵しており、水平同期パルス (H P) に同期した第 1 スタートパルス (S T 1)、垂直同期パルス (V P) に同期し、奇数フィールド開始時に発生する第 2 スタートパルス (S T 2)、垂直同期パルス (V P) に同期し、偶数フィールド開始時に発生する第 3 スタートパルス (S T 3) 及び前記 PLL 回路内の V C O の分周出力であるクロックパルス (C P) を作製する。

【 0 0 1 9 】 上述の駆動回路に依れば水平方向に隣接する画素は互いに逆極性の映像信号により駆動されるため、この隣接する画素の交流駆動によるフリッカは視覚上互いに相殺され、個々の画素のフリッカが 2 フレーム周期と低周波となっても画面全体のちらつきはほとんど発生しない。また、図 2 は LCD パネル 1 0 を正面から 1 0 ° ずれた方向から見た場合のフリッカを説明する波形図であり、図 2 (イ) ~ (ニ) は夫々、LCD パネル 1 0 上の画素 a、b、c、d に印加される駆動波形を示し、図 2 (ホ) ~ (チ) は前記各画素の輝度を示す。この場合、前記 4 個の各画素は 2 フレーム周期でフリッカが発生するが、4 個の画素を全体として 1 個と見做すと、図 2 (リ) に示す視覚的な輝度は前記各画素の輝度を合成したものとなり、フリッカの周期は 1 フィールドとなって周波数が上がり、フリッカは実質的に目立たなくなる。

【 0 0 2 0 】 尚、上述の第 1 実施例では、少なくとも同一行内に隣接する各 1 個の画素の極性を反転したが、隣接する複数の画素毎に極性反転する様にしても良い。上述の如く本願発明に依れば、複数の表示画素が行列配置された液晶パネルに所定周期で極性反転した映像信号を印加してなる液晶表示装置において、少なくとも同一行内に隣接する 1 個若しくは複数の前記表示画素毎に、印加すべき前記映像信号の極性を反転することを特徴とする液晶表示装置を新規に提供してカラー LCD パネルの行数を例えば 5 0 0 本とし、インターレース方式で駆動することにより個々の画素に低周波のフリッカが発生しても画面全体としては視覚上、フリッカが発生しないようにしたものである。

【 0 0 2 1 】 また、従来、カラー LCD のパネルを斜め方向からみた場合、画素のフリッカの周波数が正面から

見た場合に比べて低下しても、視覚的にフリッカを補償することができる。図 3 及び図 2 並びに図 4 に他の駆動方式を示す。図 3 は本実施例回路のブロック図であり、LCD パネル 10、第 1、第 2 列駆動部 20、30、第 1、第 2 行駆動部、第 1、第 2 極性反転回路 60、70、同期制御回路 80 により構成される各回路構成は図 1 のものと全く同一であり、それらの説明は省略する。

【0022】この実施例が第 1 実施例と異なる点は、第 1 極性反転回路 60 が同期制御回路 80 からの制御信号により映像信号を 1 フレーム毎に極性反転せしめると共に 1 水平走査期間 (1 H) 毎にも極性反転せしめる点である。図 2 (イ) ~ (ニ) は、図 3 の各画素 a b c d に印加される駆動波形を示し、図 2 (ホ) ~ (チ) は前記各画素の輝度を示す。前述の駆動方式の場合と同様に、本実施例の駆動方式の場合でも前記 4 個の各画素は 2 フレーム周期でフリッカが発生するが 4 個の画素を全体として 1 個と見做すと、図 2 (リ) に図示される視覚的な輝度は前記各画素の輝度を合成したものとなり、フリッカの周期は 1 フィールドとなって周波数が上がり、フリッカは実質的に目立たなくなる。

【0023】図 4 は、図 3 の駆動回路の動作を示す一つの波形図である。図 4 において、 V_i は 1 H 毎及び 1 フレーム毎に極性反転しているビデオ信号、 V_{G1} 、 V_{G2} 、 \dots 、 V_{Gx} は奇数フィールドに対応する各行のゲート電極ライン (G) (G) \dots に印加されるゲート信号、 V_{P1} 、 V_{P2} 、 \dots 、 V_{Px} は奇数フィールドに対応する各行の液晶により保持される電圧である。

【0024】まず、奇数フィールド時は 1 H 目にゲート信号 (V_{G1}) ハイのタイミングでサンプリングされたビデオ信号 (V_i) の電圧が液晶に印加され、前記ゲート信号がローとなった後、1 フレーム期間保持されようとするが、実際には前述の如く T F T のオフ抵抗を介してソース電極ラインへ充放電し、保持電圧は V_{P1} の如くなる。この 1 フレーム中における充放電の量はソース電極ラインのビデオ信号の電圧に依存するが、前記ビデオ信号は 1 H 毎に反転しているため、1 フレーム中のソース電極ラインの平均電圧は画面のどの部分においてもほぼ同一となる。従って、保持電圧 V_{P1} 、 V_{P2} 、 \dots 、 V_{Px} の夫々は、図示の如く同一の充放電量となる。このことは、同様に偶数フィールド時にも言える。尚、このとき注意すべきことは、同一画素が 1 フレーム後に駆動されるときはビデオ信号は前回とは逆極性となっている点である。

【0025】よって、画面上の上下で輝度ムラが発生することはない。また、水平方向に隣接する画素は、互いに逆極性の映像信号により駆動されるため、この隣接する画素の交流駆動によるフリッカは視覚上互いに相殺され、個々の画素のフリッカが 2 フレーム周期と低周波になっても画面全体のちらつきはほとんど発生しない。

【0026】尚、上述の実施例ではビデオ信号の極性を

1 H 毎に反転しているが、数 H 毎に反転する様にしてもよい。また隣接する複数の画素毎に極性反転するようにしても良い。上述の駆動方式に依れば、複数の表示画素が行列配置された液晶パネルに所定周期で極性反転した映像信号を印加してなる液晶表示装置において、1 水平走査期間若しくは複数の水平走査期間毎に前記映像信号の極性を反転することを特徴とする液晶表示装置を新規に提供して画面の下部で輝度が低下したり、インターレース方式において奇数ラインに比べて偶数ラインの輝度が低下したりすることがなく、画面上のどの部分でも略均一な輝度が得られるものである。

【0027】図 5 は本実施例回路の回路図であり、図中、10 は周知のアクティブマトリクス方式の液晶パネルで、(T) は T F T (薄膜トランジスタ)、(L C) は液晶を表わす。20 はシフトレジスタ及びサンプルホールド回路よりなる前記 T F T (T) の各ドレイライン (D) (D) \dots を駆動する Y ドライバであり、所定のサンプリングクロックで映像信号をサンプリングする。40 はシフトレジスタよりなり前記 T F T (T) (T) \dots の各ゲートライン (G) (G) \dots を駆動する X ドライバであり、垂直同期信号によってデータが 1 ビットセットされ、水平同期信号によりシフトされて所定のゲートラインを順次選択し、前記 Y ドライバでホールドされた信号を T F T (T) (T) \dots に供給する。

【0028】100 はクロック入力 (垂直同期信号) 毎に出力が反転する T フリップフロップ (T - F F)、 (S_1) (S_2) (S_3) (S_4) はこの T - F F の Q 出力及び \neg Q 出力により制御される第 1、第 2、第 3、第 4 アナログスイッチである。110 は輝度レベル調整回路であり、直流電圧 ($+V_{DD}$) とアース間に直列に接続された第 1 抵抗 (R_1)、可変抵抗 (V R) 及び第 2 抵抗 (R_2) により構成され、第 1 抵抗 (R_1) と可変抵抗 (V R) との接続点 (第 1 接続点) (P_1) が前記第 1 アナログスイッチ (S_1) に、可変抵抗 (V R) と第 2 抵抗 (R_2) との接続点 (第 2 接続点) (P_2) が前記第 2 アナログスイッチ (S_2) に接続されている。そして、第 1、第 2 アナログスイッチ出力は液晶 (L C) (L C) \dots の 1 行毎に (図面の横方向に) 分割された対向電極ライン (90) に接続されると共に第 3、第 4 アナログスイッチ出力は対向電極ライン (91) に接続されている。尚、60 は映像信号を垂直同期信号等の制御信号によりフィールド周期で極性反転する極性反転回路である。

【0029】次に上述の本実施例の回路の動作について説明する。まず、T - F F (100) 出力はフィールド周期で反転するため例えば第 1、第 4 アナログスイッチ (S_1) (S_4) は奇数フィールド時オン、偶数フィールド時オフ、第 2、第 3 アナログスイッチ (S_2) (S_3) は奇数フィールド時オフ、偶数フィールド時オンとなるように開閉する。よって、図 5 に示す如く奇数フィールド時には輝度レベル調整回路 110 の第 1 接続点 (P_1) の高い電

圧(VH)が対向電極ライン(90)に印加されると共に第2接続点(P₂)の低い電圧(VL)が対向電極ライン(91)に印加され、偶数フィールド時には電圧(VL)が対向電極ライン(90)に、電圧(VH)が対向電極ライン(91)に印加される。

【0030】一方、映像信号は極性反転回路(6)によりフィールド周期で反転されると共に図8の如く、VHとVLの間にそのレベルが設定されている。そして、輝度レベルを変える場合、例えば輝度を高くする場合、可変抵抗(VR)の抵抗値が大きくなる様に調整すれば良い、即ち、第1接続点(P₁)の電圧(VH)はより高くなり、第2接続点(P₂)の電圧(VL)はより低くなるため図8において、対向電極レベルと映像信号レベル間の電圧は大きくなり高輝度となる。

【0031】尚、上述した図5の回路は、ライン切換のものであるが、図5の変形例として、図6はフルラインでライン切換のものを示しており、図5と同様の作用効果を上げ得るものである。図7に本発明の液晶表示装置のパネル構造に於ける電極配列の具体例を示す。同図の電極配列は図5の実施例回路に対応するものである。同図のパネル(P)は第1基板(例えばガラス基板)と第2基板(例えばガラス基板)との間に液晶物質を介在せしめたものであり、第1のガラス基板にはTFE(図示せず)に夫々結合した画素電極であるセグメント電極(1)(1)・・・が多数行列配置されている。一方これに対向する第2基板の対向電極は表示画素のゲートライン方向、即ち上記セグメント電極の行方向に櫛歯状に延在するように一行毎に分割された複数本の行分割対向電極(51)(52)(51)(52)・・・からなり、奇数列の行分割対向電極(51)(51)・・・は互いに接続されると共に偶数行の行分割対向電極(52)(52)・・・も又互いに接続されている。

【0032】而して、図5の回路構成並びに図10の信号波形図で示した如く、セグメント電極(1)(1)・・・にはフィールド周期で極性が反転する列毎に反転状態の映像信号が印加され、奇数行の行分割対向電極(51)(51)・・・にはフィールド周期で第1の直流電圧VLと第2の直流電圧VHとが交互に切り換え印加されると共に偶数行の行分割対向電極(52)(52)・・・には奇数行のそれとは逆位相の電圧が印加される事となる。

【0033】

【発明の効果】本発明によれば、複数の表示画素が行列配置されたアクティブマトリクス型の液晶表示装置に於

いて、表示画素単位の画素電極に対向する対向電極を櫛歯状に適数行に分割してなり、各表示画素電極に印加する映像信号の極性を分割対向電極に対して所定周期で反転させると共に各分割対向電極間で独立した夫々の印加定電圧の電圧値を所定周期で反転前の映像信号の変動範囲程度の第1の値と第2の値との間で切り換え設定するものであるので、少なくとも同一列内に隣接する1個若しくは複数の表示画素毎に、印加すべき映像信号の極性を反転せしめる事ができ、画面全体のフリッカを補償する事が可能となる。しかも映像信号の輝度調整が極めて簡単に行なえ、電源電圧の低消費電力化が望める。

【図面の簡単な説明】

【図1】本発明の第1実施例における液晶表示装置に採用し得る駆動回路のブロック図である。

【図2】図1の要部における波形図である。

【図3】本発明の第2実施例における液晶表示装置の駆動回路のブロック図である。

【図4】図2の要部における波形図である。

【図5】本発明の第3の実施例における液晶表示装置の駆動回路の回路図である。

【図6】本発明の変形例を示す回路図である。

【図7】本発明の液晶表示装置のパネルにおける電極配置図である。

【図8】図5の回路における対向電極電位と映像信号との関係を示す波形図である。

【図9】従来の240行のアクティブマトリクスパネルの電極回路図である。

【図10】図9のパネルに印加する映像信号波形図である。

【図11】従来の480行のアクティブマトリクスパネルの電極回路図である。

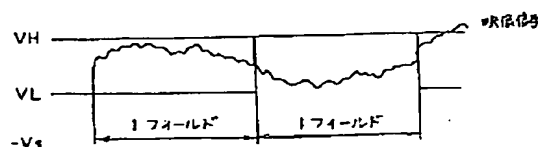
【図12】図11のパネルに印加する映像信号波形図である。

【図13】フリッカを説明する波形図である。

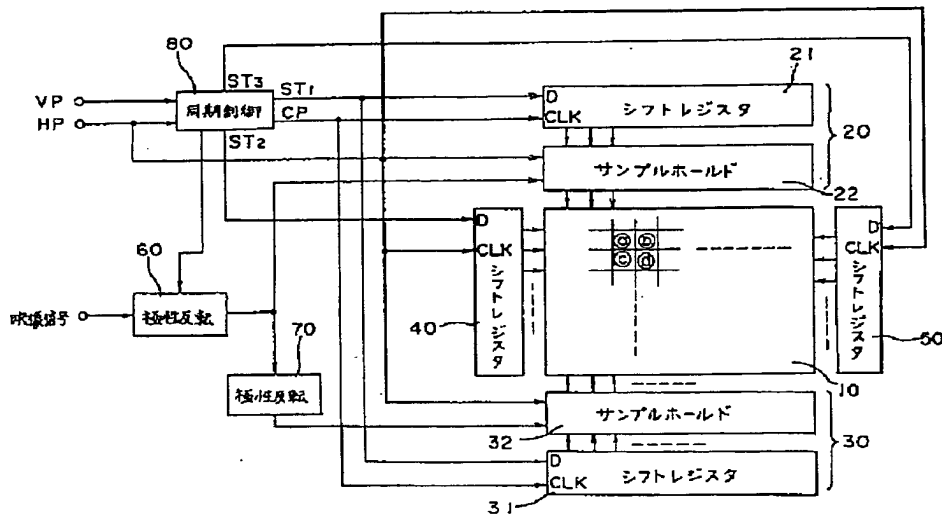
【符号の説明】

| | |
|--------|-------------|
| 1 | セグメント電極 |
| 10 | LCDパネル |
| 20, 30 | 第1、第2列駆動部 |
| 40, 50 | 第1、第2行駆動部 |
| 51, 52 | 行分割対向電極 |
| 60, 70 | 第1、第2極性反転回路 |
| 80 | 同期制御回路 |

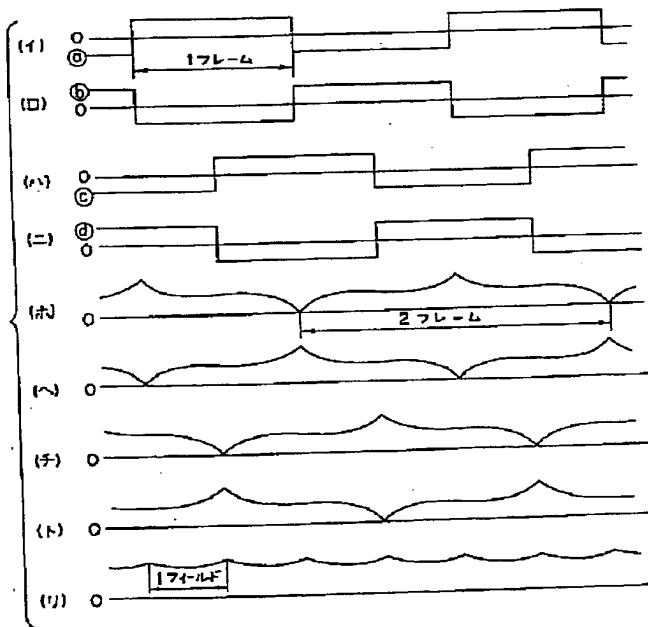
【図8】



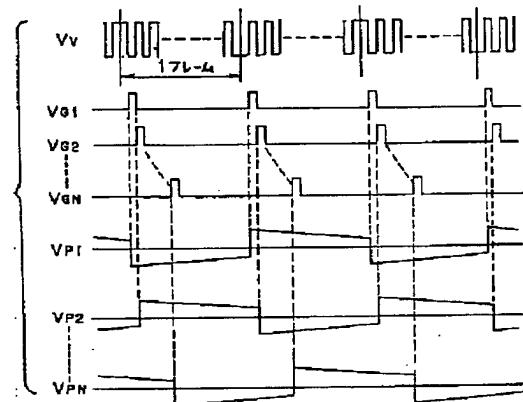
【図 1】



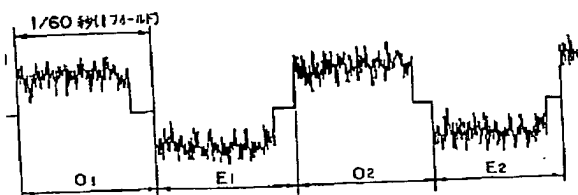
【図 2】



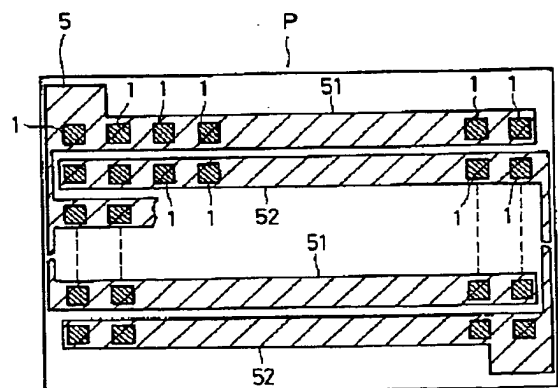
【図 4】



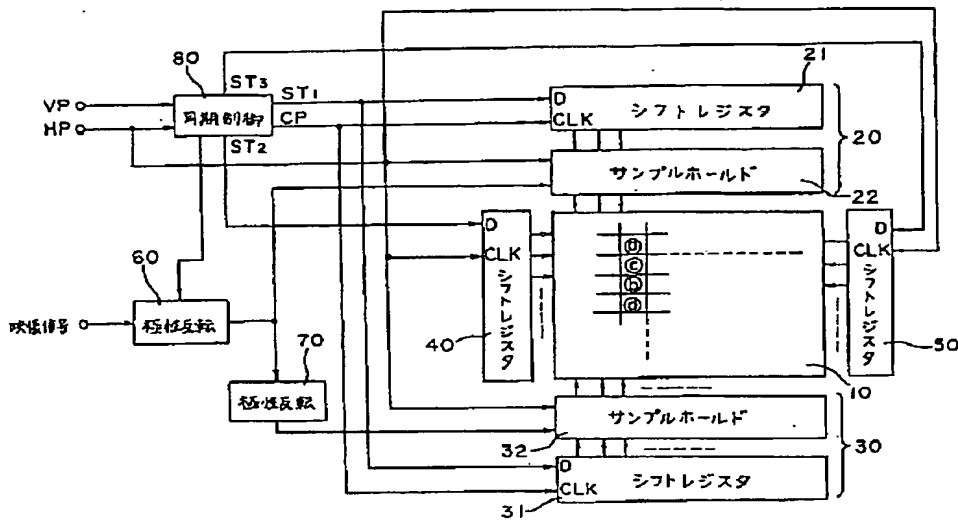
【図 10】



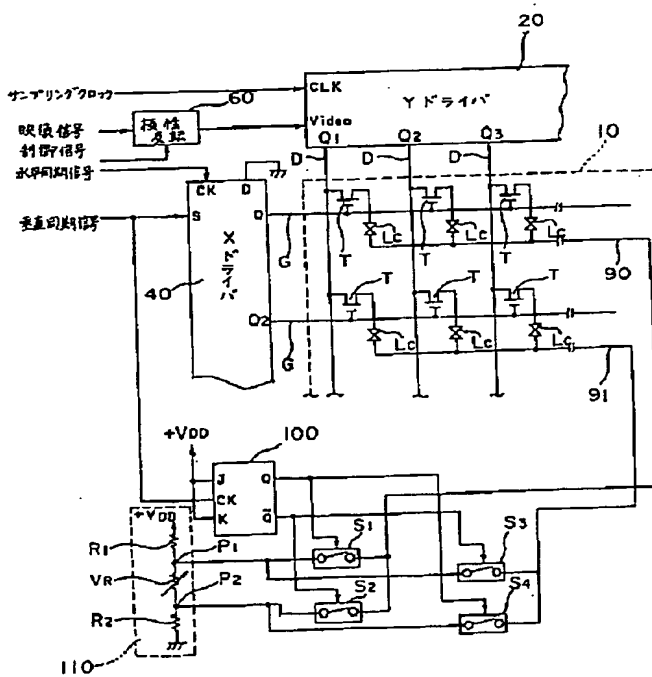
【図 7】



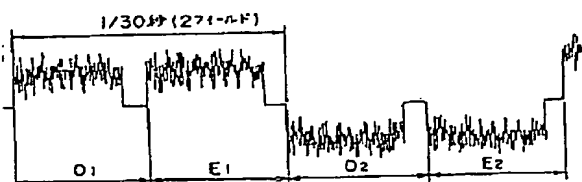
【図 3】



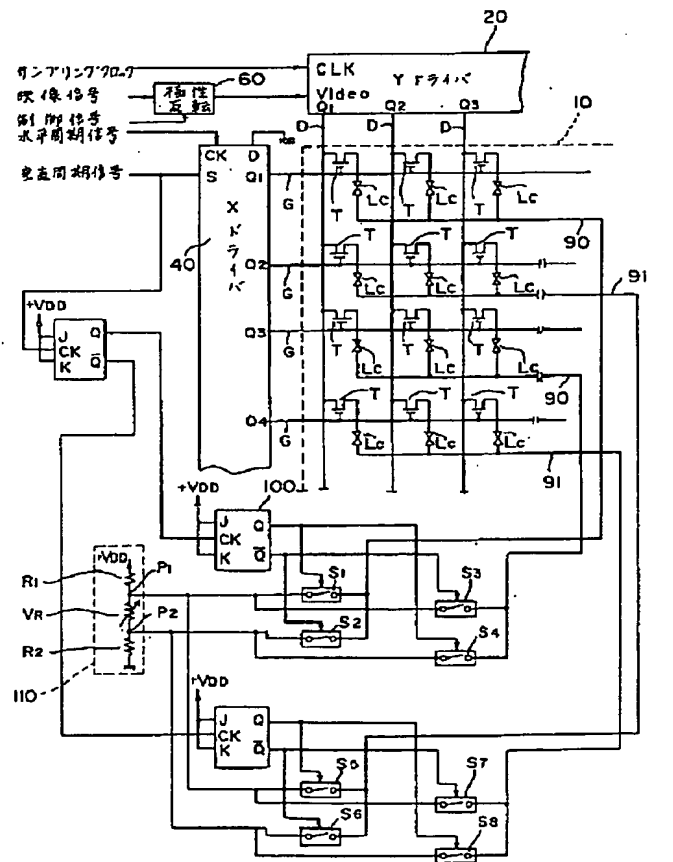
【図 5】



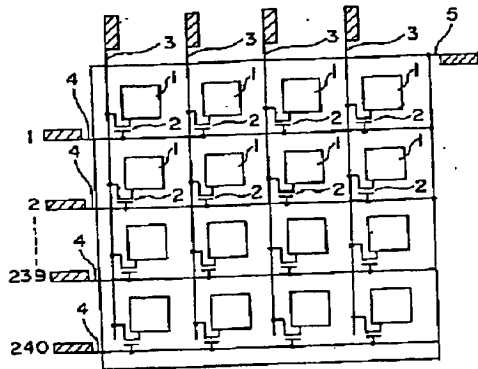
【図 1 2】



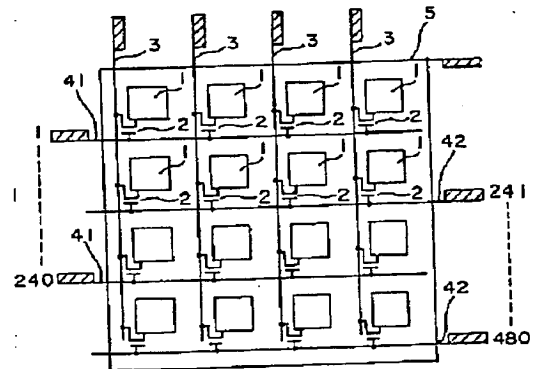
【図 6】



【図 9】



【図 11】



【図 13】

